

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 1 4 日
Date of Application:

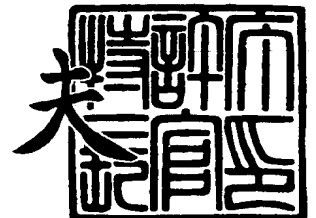
出 願 番 号 特 願 2 0 0 3 - 0 3 6 4 4 8
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 3 6 4 4 8]

出 願 人 セイコーエプソン株式会社
Applicant(s):

2 0 0 4 年 1 月 1 9 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 0 0 6 6 0

【書類名】 特許願

【整理番号】 J0095441

【提出日】 平成15年 2月14日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/78

【発明者】

 【住所又は居所】 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

 【氏名】 宮崎 俊彦

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

【代理人】

 【識別番号】 100066980

 【弁理士】

 【氏名又は名称】 森 哲也

【選任した代理人】

 【識別番号】 100075579

 【弁理士】

 【氏名又は名称】 内藤 嘉昭

【選任した代理人】

 【識別番号】 100103850

 【弁理士】

 【氏名又は名称】 崔 秀▲てつ▼

【手数料の表示】

 【予納台帳番号】 001638

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0014966

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置および半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 酸窒化膜が酸化膜で挟まれたゲート絶縁膜の窒素濃度のピーク位置が、シリコン基板との界面から 0.3 nm～2.0 nm の範囲内にあり、前記窒素の元素濃度ピークが 7×10^{21} 以上であることを特徴とする半導体装置。

【請求項 2】 第 1 酸化性ガス中でシリコン基板の熱処理を行うことにより、前記シリコン基板表面に第 1 酸化膜を形成する工程と、

酸窒化性ガスまたは窒化性ガス中で前記シリコン基板の熱処理を 1000℃～1150℃、20～200 秒の範囲の条件で行うことにより、前記第 1 酸化膜が形成されたシリコン基板表面に酸窒化膜を形成する工程と、

第 2 酸化性ガス中で前記シリコン基板の熱処理を 1000℃～1150℃の範囲の条件で行うことにより、前記第 1 酸化膜および酸窒化膜が形成されたシリコン基板表面に第 2 酸化膜を形成する工程とを備えることを特徴とする半導体装置の製造方法。

【請求項 3】 前記第 1 酸化性ガスは、10～30 重量%だけ酸素ガスが混合された酸素ガスと窒素ガスとの混合ガスであり、前記第 1 酸化膜を形成する際の熱処理の温度は 800℃～1000℃の範囲、時間は 20～60 秒の範囲であることを特徴とする請求項 2 記載の半導体装置の製造方法。

【請求項 4】 前記酸窒化性ガスは、一酸化窒素、二酸化窒素、一酸化二窒素またはアンモニアであることを特徴とする請求項 2 または 3 記載の半導体装置の製造方法。

【請求項 5】 前記第 1 酸化膜の膜厚は 0.5 nm～2.0 nm の範囲内、前記酸窒化膜の膜厚は 0.3 nm～1.5 nm の範囲内、前記第 2 酸化膜の膜厚は 0.3 nm～1.0 nm の範囲内であることを特徴とする請求項 2～4 のいずれか 1 項記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置および半導体装置の製造方法に関し、特に、酸窒化ゲート絶縁膜の形成方法に適用して好適なものである。

【0002】**【従来の技術】**

従来の半導体装置では、シリコン基板との間の界面準位の発生を抑制しつつ、シリコン基板上にゲート絶縁膜を形成するため、 SiO_2 膜などの酸化膜でゲート絶縁膜を構成する方法がある。

図3は、従来の半導体装置の製造方法を示す断面図である。

【0003】

図3において、酸素ガスG11中でシリコン基板11の熱処理を行うことにより、シリコン基板11上に酸化膜12が形成される。

また、ゲート絶縁膜のゲートリーク量を減らすため、 SiON 膜などの酸窒化膜（窒素を含む酸化膜）でゲート絶縁膜を構成する方法がある。

図4は、従来の半導体装置の製造方法の別例を示す断面図である。

【0004】

図4において、一酸化二窒素ガスG21中でシリコン基板21の熱処理を行うことにより、シリコン基板21上に酸窒化膜22が形成される。

また、例えば、特許文献1に開示されているように、シリコン基板との間の界面準位の発生を抑制しつつ、ゲート絶縁膜のゲートリーク量を減らすため、酸化膜／酸窒化膜／酸化膜の3層構造でゲート絶縁膜を構成する方法がある。

【0005】**【特許文献1】**

特開平10-32328号公報

【0006】**【発明が解決しようとする課題】**

しかしながら、特許文献1に開示されている方法では、ゲート絶縁膜中の窒素濃度が低く、ゲート絶縁膜を酸化膜で形成した場合に比べて、1/2桁程度しかゲートリーク量を減らすことができなかった。

また、酸化膜／酸窒化膜／酸化膜の 3 層構造でゲート絶縁膜を構成する方法では、再酸化によって、ゲート絶縁膜の膜厚均一性や界面均一性が損なわれ、絶縁破壊が起こり易くなるという問題があった。

【0007】

そこで、本発明の目的は、界面準位の増大を抑制しつつ、ゲートリーク量のより一層の低減を図るとともに、ゲート絶縁膜の平坦性を向上させることが可能な半導体装置および半導体装置の製造方法を提供することである。

【0008】

【課題を解決するための手段】

上述した課題を解決するために、本発明の一態様に係る半導体装置によれば、酸窒化膜が酸化膜で挟まれたゲート絶縁膜の窒素濃度のピーク位置が、シリコン基板との界面から 0.3 nm～2.0 nm の範囲内にあり、前記窒素の元素濃度ピークが 7×10^{21} 以上であることを特徴とする。

【0009】

これにより、ゲート絶縁膜とシリコン基板との間の界面の窒素濃度を低く保ちつつ、ゲート絶縁膜中の窒素濃度を増加させることが可能となるとともに、ゲート絶縁膜の厚さを調整することができる。

このため、ゲート絶縁膜を薄膜化した場合においても、界面準位の増大を抑制しつつ、ゲートリーク量のより一層の低減を図るとともに、ゲート絶縁膜の平坦性を向上させることが可能となる。

【0010】

また、本発明の一態様に係る半導体装置の製造方法によれば、第 1 酸化性ガス中でシリコン基板の熱処理を行うことにより、前記シリコン基板表面に第 1 酸化膜を形成する工程と、酸窒化性ガスまたは窒化性ガス中で前記シリコン基板の熱処理を 1000℃～1150℃、20～200 秒の範囲の条件で行うことにより、前記第 1 酸化膜が形成されたシリコン基板表面に酸窒化膜を形成する工程と、第 2 酸化性ガス中で前記シリコン基板の熱処理を 1000℃～1150℃の範囲の条件で行うことにより、前記第 1 酸化膜および酸窒化膜が形成されたシリコン基板表面に第 2 酸化膜を形成する工程とを備えることを特徴とする。

【0011】

これにより、ゲート絶縁膜中の窒素濃度を増加させることが可能となるとともに、第2酸化膜をシリコン基板表面に高温で形成することが可能となり、酸窒化膜の膜厚や濃度分布のバラツキの影響を抑制しつつ、酸素分子をシリコン基板表面に拡散させることができる。

このため、第2酸化膜の膜厚の面内均一性を維持しつつ、窒素濃度のピーク位置を表面方向に押し上げることが可能となり、界面準位の増大を抑制しつつ、ゲートリーク量のより一層の低減を図るとともに、ゲート絶縁膜の平坦性を向上させることが可能となる。

【0012】

また、本発明の一態様に係る半導体装置の製造方法によれば、前記第1酸化性ガスは、10～30重量%だけ酸素ガスが混合された酸素ガスと窒素ガスとの混合ガスであり、前記第1酸化膜を形成する際の熱処理の温度は800℃～1000℃の範囲、時間は20～60秒の範囲であることを特徴とする。

これにより、酸素ガスの分圧を低下させつつ、第1酸化膜をシリコン基板表面に高温で形成することが可能となり、第1酸化膜の表面の平滑性を維持しつつ、第1酸化膜の膜厚制御を容易に行うことが可能となる。

【0013】

このため、界面準位の増大を抑制しつつ、ゲート絶縁膜の膜厚制御を図ることが可能となるとともに、ゲート絶縁膜の平坦性を向上させて、絶縁破壊耐圧の劣化を抑制することが可能となる。

また、本発明の一態様に係る半導体装置の製造方法によれば、前記酸窒化性ガスは、一酸化窒素、二酸化窒素、一酸化二窒素またはアンモニアであることを特徴とする。

【0014】

これにより、酸窒化膜形成時のシリコンとの反応性を向上させることが可能となり、ゲート絶縁膜中の窒素濃度を上昇させて、ゲートリーク量のより一層の低減を図ることが可能となる。

また、本発明の一態様に係る半導体装置の製造方法によれば、前記第1酸化膜

の膜厚は 0.5 nm～2.0 nm の範囲内、前記酸化窒素膜の膜厚は 0.3 nm～1.5 nm の範囲内、前記第 2 酸化膜の膜厚は 0.3 nm～1.0 nm の範囲内であることを特徴とする。

【0015】

これにより、界面準位の増大を抑制しつつ、ゲート絶縁膜中の窒素濃度を増加させることが可能となり、ゲートリーク量のより一層の低減を図るとともに、電界効果トランジスタ作製時のキャリア移動度の劣化を抑制することができる。

【0016】

【発明の実施の形態】

以下、本発明の実施形態に係る半導体装置およびその製造方法について図面を参照しながら説明する。

図 1 は、本発明の一実施形態に係る半導体装置の製造方法を示す断面図である。

【0017】

図 1 (a) において、窒素ガスまたはアルゴンガスなどの不活性雰囲気中でシリコン基板 1 表面を洗浄し、シリコン基板 1 表面の自然酸化膜を除去することにより、シリコン基板 1 の表面を露出させる。ここで、シリコン基板 1 表面の自然酸化膜を除去することにより、シリコン基板 1 と酸化膜 2 との間の界面を平坦化することができ、シリコン基板 1 上に形成される酸化膜 2 の膜厚均一性を向上させることが可能となる。

【0018】

次に、図 1 (b) に示すように、酸化性ガス G 1 中でシリコン基板 1 の熱処理を行うことにより、シリコン基板 1 の表面に酸化膜 2 を形成する。

なお、酸化性ガス G 1 としては、例えば、酸素ガスと窒素ガスとの混合ガスを用いることができ、この混合ガスの酸素ガスの割合は 10～30 重量%とするのが好ましく、さらに好ましくは、15～25 重量%とするのがよい。また、酸化膜 2 を形成する際の熱処理の温度は 800℃～1000℃の範囲とするのが好ましく、さらに好ましくは、850℃～950℃とするのがよい。また、酸化膜 2 を形成する際の熱処理の時間は 20～60 秒とするのが好ましい。また、酸化膜

2 の膜厚 D_1 は $0.5\text{ nm} \sim 2.0\text{ nm}$ の範囲内とするのがよい。

【0019】

これにより、酸化性ガス G_1 に含まれる酸素ガスの分圧を低下させつつ、酸化膜 2 をシリコン基板 1 表面に高温で形成することが可能となり、酸化膜 2 の表面の平滑性を維持しつつ、酸化膜 2 の膜厚制御を容易に行うことが可能となる。

このため、界面準位の増大を抑制しつつ、酸化膜 2 / 酸窒化膜 3 / 酸化膜 4 の三層構造からなるゲート絶縁膜 5 の膜厚制御を容易に図ることが可能となるとともに、ゲート絶縁膜 5 の平坦性を向上させて、絶縁破壊耐圧の劣化を抑制することが可能となる。

【0020】

次に、図 1 (c) に示すように、酸窒化性ガス G_2 中でシリコン基板 1 の熱処理を行うことにより、シリコン基板 1 上に形成された酸化膜 2 を表面側に押し上げつつ、シリコン基板 1 表面に酸窒化膜 3 を形成する。

なお、酸窒化性ガス G_2 としては、例えば、一酸化窒素、二酸化窒素、一酸化二窒素またはアンモニアを用いることができる。

【0021】

これにより、酸窒化膜 3 形成時のシリコン基板 1 との反応性を向上させることが可能となり、ゲート絶縁膜 5 中の窒素濃度を上昇させて、ゲートリーク量のより一層の低減を図ることが可能となる。

また、酸窒化膜 3 を形成する際の熱処理の温度は $1000^\circ\text{C} \sim 1150^\circ\text{C}$ の範囲とするのが好ましく、さらに好ましくは、 $1100^\circ\text{C} \sim 1150^\circ\text{C}$ とするのがよい。また、酸窒化膜 3 を形成する際の熱処理の時間は $20 \sim 200$ 秒とするのが好ましく、さらに好ましくは、 $120 \sim 200$ 秒とするのがよい。また、酸窒化膜 3 の膜厚 D_2 は $0.3\text{ nm} \sim 1.5\text{ nm}$ の範囲内とするのがよい。

【0022】

これにより、ゲート絶縁膜 5 中の窒素濃度を高くすることが可能となり、ゲートリーク量のより一層の低減を図ることが可能となるとともに、電界効果トランジスタ作製時のキャリア移動度の劣化を抑制することが可能となる。

次に、図 1 (d) に示すように、酸化性ガス G_3 中でシリコン基板 1 の熱処理

を行うことにより、シリコン基板 1 上に形成された酸化膜 2 および酸窒化膜 3 を表面側に押し上げつつ、シリコン基板 1 表面に酸化膜 4 を形成する。

【0023】

なお、酸化性ガス G 3 としては、例えば、酸素ガスを用いることができる。また、酸化膜 4 を形成する際の熱処理の温度は $1000^{\circ}\text{C} \sim 1150^{\circ}\text{C}$ の範囲とするのが好ましく、さらに好ましくは、 $1100^{\circ}\text{C} \sim 1150^{\circ}\text{C}$ とするのがよい。また、酸化膜 4 を形成する際の熱処理の時間は $20 \sim 300$ 秒とするのが好ましい。また、酸化膜 4 の膜厚 D 3 は $0.3 \text{ nm} \sim 1.0 \text{ nm}$ の範囲内とするのがよい。

【0024】

これにより、酸化膜 4 をシリコン基板 1 表面に高温で形成することが可能となり、酸窒化膜 3 の膜厚や濃度分布のバラツキの影響を抑制しつつ、酸素分子をシリコン基板 1 表面に拡散させることができる。

このため、酸化膜 4 の膜厚の面内均一性を維持しつつ、窒素濃度のピーク位置を表面方向に押し上げることが可能となり、界面準位の増大を抑制しつつ、ゲートリーク量のより一層の低減を図ることが可能となるとともに、ゲート絶縁膜 5 の平坦性を向上させることが可能となる。

【0025】

また、上述した条件でゲート絶縁膜を形成することにより、窒素の元素濃度ピークを 7×10^{21} 以上としつつ、ゲート絶縁膜 5 の窒素濃度のピーク位置を、シリコン基板 1 との界面から $0.3 \text{ nm} \sim 2.0 \text{ nm}$ の範囲内に収めることが可能となる。

このため、ゲート絶縁膜 5 を数十 Å 程度に薄膜化した場合においても、ゲート絶縁膜 5 とシリコン基板 1 との間の界面の窒素濃度を低く保ちつつ、ゲート絶縁膜 5 中の窒素濃度を高くすることが可能となる。

【0026】

図 2 は、本発明の一実施形態に係る半導体装置の酸化換算膜厚とゲートリーク量の関係を示す図である。なお、図 2 の例では、20 重量% だけ酸素ガスが混合された酸素ガスと窒素ガスとの混合ガス中で、温度が 900°C の条件で、酸化膜

2を形成した。また、一酸化窒素ガス中で、温度が1150℃、時間が20秒の条件で、酸化膜3を形成した。また、酸素ガス中で、温度が1150℃、時間が60秒の条件で、酸化膜4を形成した。また、酸化膜2を形成する際の熱処理時間を調整することで、全体の膜厚（酸化換算膜厚）を調整した。

【0027】

図2において、酸化膜2／酸化膜3／酸化膜4の3層構造でゲート絶縁膜5を構成し、酸化膜3を形成する際の熱処理温度を1000℃～1150℃の範囲、熱処理時間は20～200秒の範囲とすることにより、酸化膜のみでゲート絶縁膜を構成した場合に比べ、ゲートリーク量を1桁以上低減できる。

【図面の簡単な説明】

【図1】 一実施形態に係る半導体装置の製造方法を示す断面図。

【図2】 酸化換算膜厚とゲートリーク量の関係を示す図。

【図3】 従来の半導体装置の製造方法を示す断面図。

【図4】 従来の半導体装置の製造方法を示す断面図。

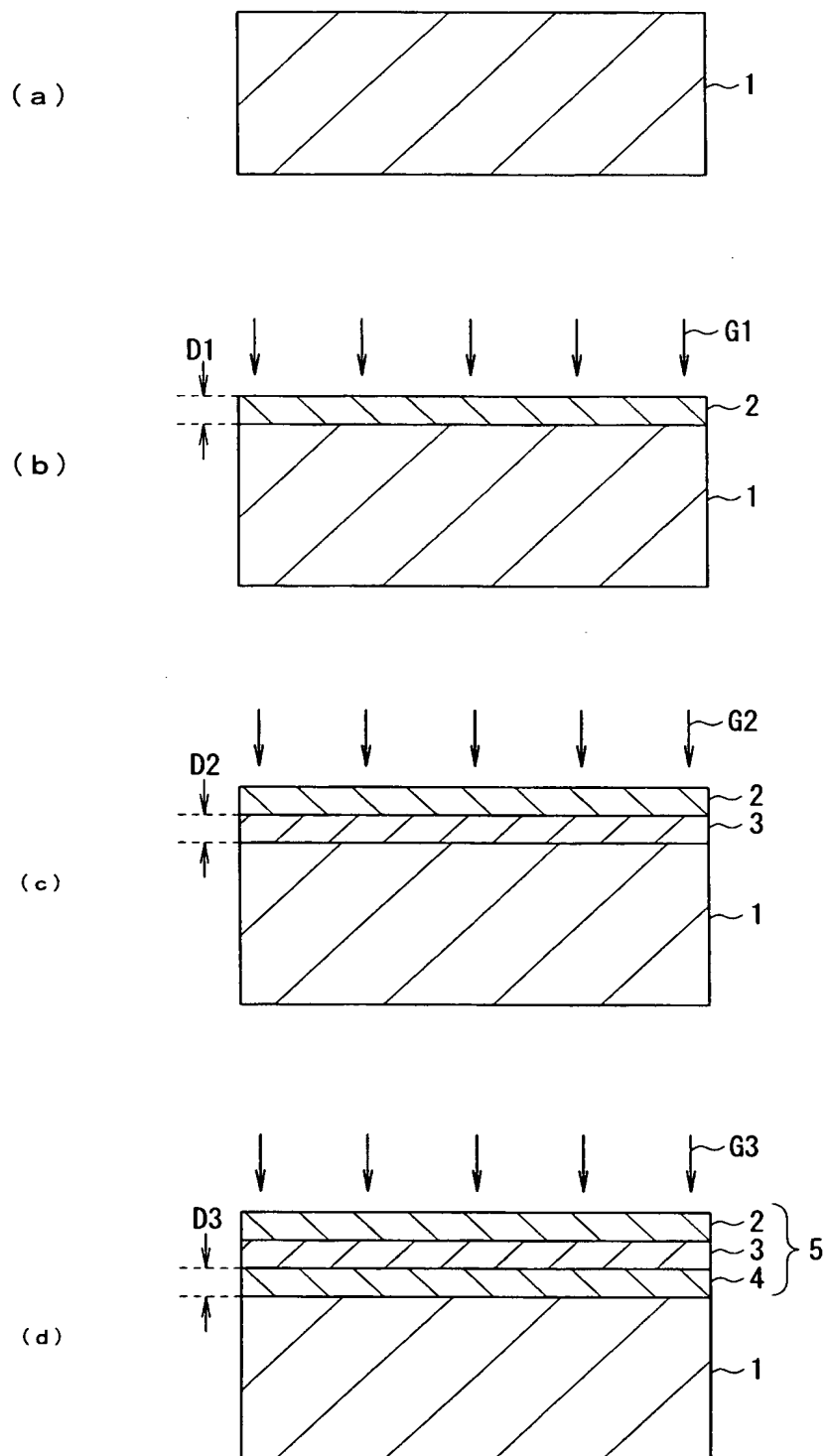
【符号の説明】

1 半導体基板、2、4 酸化珪素膜、3 酸化膜、5 ゲート絶縁膜、G1、G3 酸化性ガス、G2 酸化性ガス

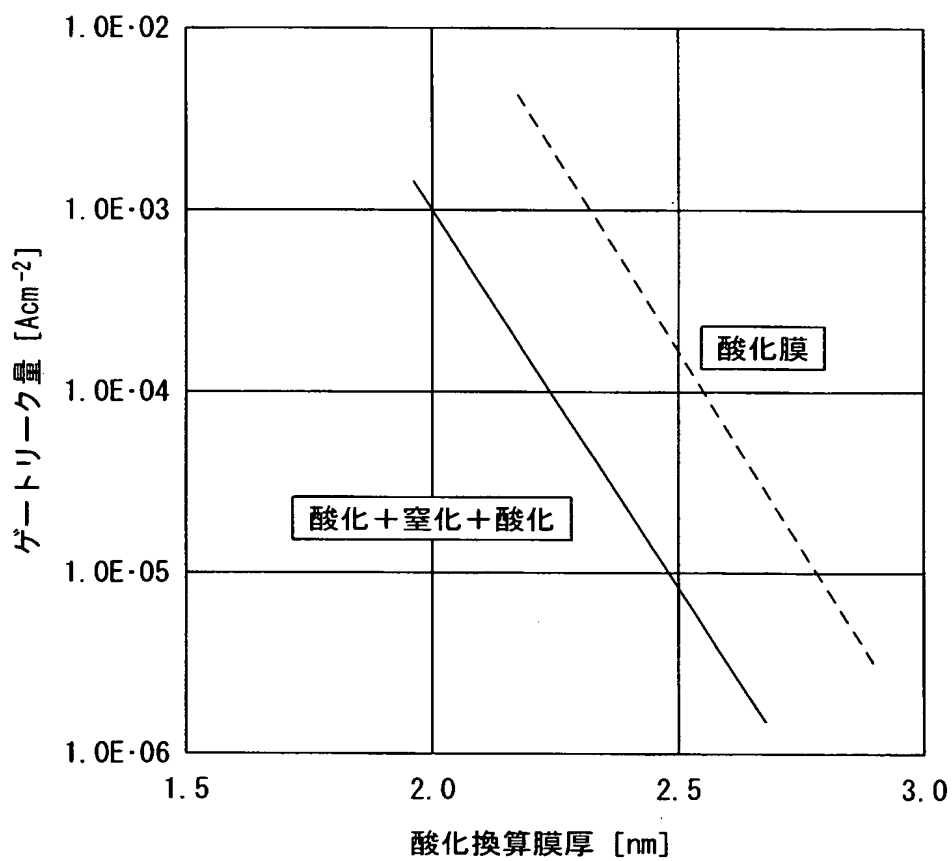
【書類名】

図面

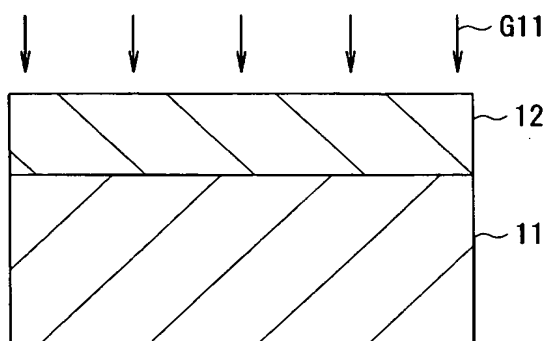
【図 1】



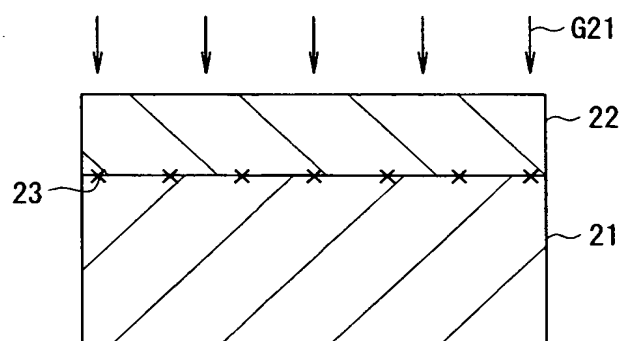
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 界面準位の増大を抑制しつつ、ゲートリーク量のより一層の低減を図るとともに、ゲート絶縁膜の平坦性を向上させる。

【解決手段】 酸化膜 2 / 酸窒化膜 3 / 酸化膜 4 の 3 層構造でゲート絶縁膜 5 を構成し、酸窒化膜 3 を形成する際の熱処理の温度を 1 0 0 0 ℃～1 1 5 0 ℃の範囲とし、酸化膜 2 を形成する際の熱処理の時間を 2 0 ～2 0 0 秒の範囲とし、酸化膜 4 を形成する際の熱処理の温度を 1 0 0 0 ℃～1 1 5 0 ℃の範囲とする。

【選択図】 図 1

特願 2 0 0 3 - 0 3 6 4 4 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社